

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-171483

(43)Date of publication of application : 02.07.1996

(51)Int.Cl. G06F 9/06
G06F 12/06

(21)Application number : 06-314609

(71)Applicant : FANUC LTD

(22)Date of filing : 19.12.1994

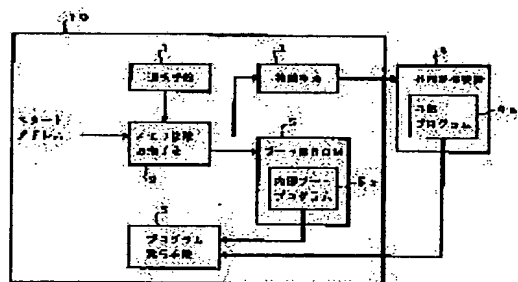
(72)Inventor : MIURA KAZUHIKO

(54) DATA PROCESSOR

(57)Abstract:

PURPOSE: To access a mounted external storage device without a system software.

CONSTITUTION: The external storage device 4 can be mounted to a connection means 3 and an external program 4a which can be directly activated at the time of supplying power is stored inside the external storage device 4. In the meantime, a boot program 5a is stored inside a ROM 5 for boot provided inside a system. A selection means 1 selects the program to be activated at the time of supplying the power from the external program 4a and the internal program 5a, a memory area switching means 2 lets the access request of a start address outputted from a processor at the time of supplying the power be performed to the program selected by the selection means 1 by switching a memory area and a program execution means 6 executes the selected program at the time of supplying the power. Thus, without the program inside the system, the external program is executed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-171483

(43) 公開日 平成8年(1996)7月2日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/06	4 1 0 V	7230-5B		
12/06	5 7 0 E	7623-5B		

審査請求 未請求 請求項の数4 O L (全7頁)

(21) 出願番号 特願平6-314609

(22) 出願日 平成6年(1994)12月19日

(71) 出願人 390008235

ファナック株式会社

山梨県南都留郡忍野村忍草字古馬場3580番地

(72) 発明者 三浦 和彦

山梨県南都留郡忍野村忍草字古馬場3580番地
ファナック株式会社内

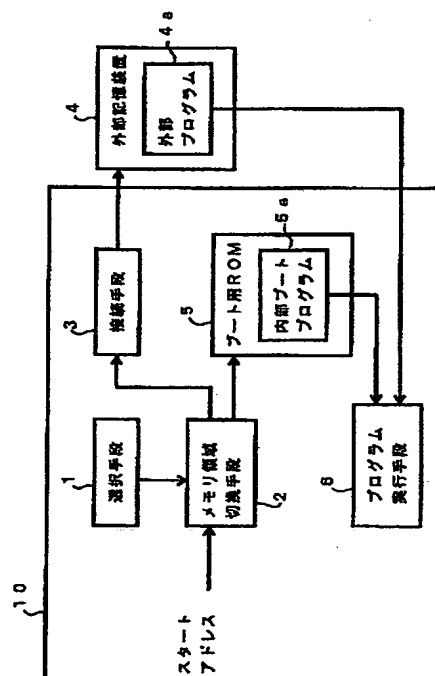
(74) 代理人 弁理士 服部 毅巖

(54) 【発明の名称】 データ処理装置

(57) 【要約】

【目的】 装着された外部記憶装置に対し、システムソフトウェアを介さずにアクセスすることができるようにする。

【構成】 接続手段3には、外部記憶装置4を装着することができる。外部記憶装置4内には、電源投入時に直接起動できる外部プログラム4aが格納されている。一方、システム内部に設けられたブート用ROM5内には、ブートプログラム5aが格納されている。選択手段1は、外部プログラム4aと内部プログラム5aとから電源投入時に起動すべきプログラムを選択する。メモリ領域切換手段2は、メモリ領域を切り換えることにより、電源投入時にプロセッサから出力されるスタートアドレスのアクセス要求を、選択手段1により選択されたプログラムに対して行わせる。プログラム実行手段6は、電源投入時に、選択されているプログラムを実行する。これにより、システム内部のプログラムを介さずに、外部プログラムを実行することができる。



【特許請求の範囲】

【請求項1】 システム起動時におけるメモリ管理を行うデータ処理装置において、
直接ブート可能な外部プログラムを格納した外部記憶装置を接続する接続手段と、
ブート機能を制御するための内部ブートプログラムと、
前記外部プログラムとから、電源投入時の起動先を選択する選択手段と、
選択されたプログラムのメモリ領域が電源投入時のスタートアドレスに対応するように、メモリ領域を切り換えるメモリ領域切換手段と、
電源投入時に、選択されているプログラムを実行するプログラム実行手段と、
を有することを特徴とするデータ処理装置。

【請求項2】 前記接続手段は、前記外部記憶装置を着脱可能なソケットに差し込むことにより接続することを特徴とする請求項1記載のデータ処理装置。

【請求項3】 前記選択手段は、外側に設けられたスイッチであることを特徴とする請求項1記載のデータ処理装置。

【請求項4】 前記外部記憶装置は、フラッシュROM、あるいはバッテリーでバックアップされた不揮発性メモリを内蔵したメモリカードであることを特徴とする請求項1記載のデータ処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はデータ処理装置に関し、特にシステム起動時におけるメモリ管理を行うデータ処理装置に関する。

【0002】

【従来の技術】 一般的に、数値制御装置等のプロセッサを用いて様々なデータ処理を行うシステムでは、ブート用ROMにブートプログラムが格納されている。電源が投入されると、プロセッサは、先ずブート用ROMにアクセスする。そこで、ブートプログラムが、他のメモリに格納されたシステムソフトウェアに対し起動をかける。これにより、システム全体が動作可能な状態になる。

【0003】 このようなシステムの多くには、メモリカードを装着可能なソケットが設けられている。このソケットに装着されたメモリカードは、メモリカード用インタフェースを介して、プロセッサと接続される。このシステムのアドレスマップ上には、メモリカード用の領域が確保されている。この領域は、システムソフトウェアのメモリ領域とは別の、独立した領域である。

【0004】 プロセッサのメモリカードに対するアクセスは、システムプログラムを介して行われる。従って、メモリカード内のプログラムを実行する場合、先ずシステムの電源を投入しシステムソフトウェアを起動する。次に、このシステムソフトウェアの機能を用いて、メモ

リカード内のプログラムをシステムソフトウェア領域上にコピーするか、あるいはプロセッサの実行アドレスを、メモリカード領域のアドレスに置き換える。

【0005】 このようにして、メモリカードに格納されたプロセッサを自由に実行することができる。従って、システムの補助的な機能を実行するためのプログラムはメモリカードに格納しておき、そのプログラムが必要な場合にのみメモリカードを装着し、目的の機能を実行することができる。これにより、システムに内蔵されたメモリ内には、通常動作に欠かせないプログラムや、使用頻度の高いプログラムのみを格納しておくことができる。

【0006】

【発明が解決しようとする課題】 しかし、メモリカードに対しアクセスするにはシステムソフトウェア内の機能を用いなければならないため、システムソフトウェアの機能に障害が発生するとメモリカードに対しアクセスできなくなるという問題点があった。従って、障害検出のための自己診断プログラムをメモリカードに用意しておいても、システムソフトウェアが正常に動作していない限り実行することができない。この結果、自己診断プログラムを用いれば容易に検出できる障害であっても、障害原因の解明に時間がかかってしまう。

【0007】 また、システムソフトウェアからメモリカード内のプログラムを実行するには、システムソフトウェアにおいてそのメモリカードの種類を認識していなければならない。そのため、システムソフトウェアが対応していないメモリカードに対しては、アクセスできないという問題点があった。

【0008】 本発明はこのような点に鑑みてなされたものであり、装着された外部記憶装置に対し、システムソフトウェアを介さずにアクセスすることができるデータ処理装置を提供することを目的とする。

【0009】

【課題を解決するための手段】 本発明では上記課題を解決するために、システム起動時におけるメモリ管理を行うデータ処理装置において、直接ブート可能な外部プログラムを格納した外部記憶装置を接続する接続手段と、ブート機能を制御するための内部ブートプログラムと、前記外部プログラムとから、電源投入時の起動先を選択する選択手段と、選択されたプログラムのメモリ領域が電源投入時のスタートアドレスに対応するように、メモリ領域を切り換えるメモリ領域切換手段と、電源投入時に、選択されているプログラムを実行するプログラム実行手段と、を有することを特徴とするデータ処理装置が提供される。

【0010】

【作用】 接続手段は、直接ブート可能な外部プログラムを格納する外部記憶装置を接続する。選択手段は、データ処理装置のブート機能を制御する内部ブートプログラ

ムと外部プログラムとから、電源投入時の起動先を選択する。メモリ領域切換手段は、選択されたプログラムのメモリ領域が電源投入時のスタートアドレスに対応するように、メモリ領域を切り換える。プログラム実行手段は、電源投入時に、選択されているプログラムを実行する。

【0011】これにより、電源投入時に、データ処理装置内のシステムソフトウェアを介さずに、外部記憶装置内の外部プログラムを起動することが可能となる。

【0012】

【実施例】以下、本発明の実施例を図面に基いて説明する。図1は本発明の概略構成を示すブロック図である。データ処理装置10内に設けられた接続手段3には、外部記憶装置4を接続することができる。外部記憶装置4内には、電源投入時に直接起動できる外部プログラム4aが格納されている。一方、システム内部に設けられたブート用ROM5内には、ブートプログラム5aが格納されている。

【0013】選択手段1は、外部プログラム4aと内部プログラム5aとから電源投入時に起動すべきプログラムを選択する。メモリ領域切換手段2は、メモリ領域を切り換えることにより、電源投入時にプロセッサから出力されるスタートアドレスのアクセス要求を、選択手段1により選択されたプログラムに対して行わせる。プログラム実行手段6は、電源投入時に選択されているプログラムを実行する。

【0014】これにより、システム内部のプログラムを介さずに、外部プログラムを実行することができる。図2は、本発明を実施するための数値制御装置のハードウェアの概略構成を示すブロック図である。

【0015】数値制御装置はプロセッサ11を中心に構成されている。この図におけるプロセッサ11は、CPU、及び他の周辺回路を含んだユニットのことである。プロセッサ11には、スイッチ11bが接続されている。このスイッチ11bの切り替えにより、ブート用ROM12内のブートプログラムとメモリカード17a内のプログラムとから、電源投入時に最初に起動するプログラムを選択することができる。

【0016】プロセッサ11は、通常使用時には、電源投入直後にブートROM12に格納されたブートプログラムを実行する。ブートプログラムは、電源投入時のブート機能を制御するためのソフトウェアである。なお、ブート用ROM12にはEPROMあるいはEEPROMが使用される。

【0017】ブートプログラムが実行されることにより、ROM14内のシステムソフトウェアが起動される。以後、プロセッサ11は、システムソフトウェアに従って数値制御装置全体を制御する。

【0018】メモリカードインタフェース17には、メモリカード17aを装着するためのソケットを有してい

る。メモリカード17aは、ソケットに抜き差しすることにより容易に着脱できる。メモリカードインタフェース17は、装着されたメモリカード17aとプロセッサ11間のデータ伝送を制御する。メモリカード17aには、フラッシュROM、あるいはバッテリーでバックアップされた不揮発性メモリが内蔵されており、数値制御装置から取り外してもデータを保持することができる。メモリカード17a内に、プロセッサ11から直接起動可能なプログラムが格納されている場合、スイッチ11bを切り換えることにより、そのプログラムからシステムを起動することができる。

【0019】RAM13にはSRAM等が使用され、一時的な計算データ、表示データ、入出力信号等が格納される。CRT/MDIユニット20は、数値制御装置の前面あるいは機械操作盤と同じ位置に配置され、データ及び図形の表示、データ入力、数値制御装置の運転に使用される。グラフィック制御回路21は数値データ及び図形データ等のデジタル信号を表示用のラスタ信号に変換し、表示装置22に送り、表示装置22はこれらの数値及び図形を表示する。表示装置22にはCRTあるいは液晶表示装置が使用される。

【0020】キーボード23は数値キー、シンボリックキー、文字キー及び機能キーから構成され、加工プログラムの作成、編集及び数値制御装置の運転に使用される。ソフトウェアキー24は表示装置22の下部に設けられ、その機能は表示装置に表示される。表示装置の画面が変化すれば、表示される機能に対応して、ソフトウェアキーの機能も変化する。

【0021】軸制御回路15はプロセッサ11からの軸の移動指令を受けて、軸の移動指令をサーボアンプ16に出力する。サーボアンプ16はこの移動指令を増幅し、工作機械30に結合されたサーボモータを駆動し、工作機械30の工具とワークの相対運動を制御する。なお、軸制御回路15及びサーボアンプ16はサーボモータの軸数に対応した数だけ設けられる。

【0022】PMC（プログラマブル・マシン・コントローラ）18はプロセッサ11からバス19経由でM（補助）機能信号、S（スピンドル速度制御）機能信号、T（工具選択）機能信号等を受け取る。そして、これらの信号をシーケンス・プログラムで処理して、出力信号を出力し、工作機械30内の空圧機器、油圧機器、電磁アクチュエータ等を制御する。また、工作機械30内の機械操作盤のボタン信号、スイッチ信号及びリミットスイッチ等の信号を受けて、シーケンス処理を行い、バス19を経由してプロセッサ11に必要な入力信号を転送する。

【0023】なお、図2ではスピンドルモータ制御回路及びスピンドルモータ用アンプ等は省略してある。また、上記の例ではプロセッサ11は1個で説明したが、複数のプロセッサを使用してマルチプロセッサ構成にす

ることもできる。

【0024】上記のような数値制御装置において、電源投入時に起動するプログラムの切り換えは、スイッチの設定に応じてアドレスマップ上の領域の設定を変更することにより行うことができる。

【0025】図3はアドレスマップの変更例を示す図である。通常使用時におけるアドレスマップ40には、システムソフトウェア領域40a、メモリカード領域40b、およびブート用ROM領域40cが設けられている。電源投入時のスタートアドレスには、ブート用ROM領域40cの先頭のアドレスが指定されている。従って、電源投入に最初に実行されるのは、ブート用ROM内のプログラムである。

【0026】起動プログラムとしてメモリカード内のプログラムを選択した場合のアドレスマップ41には、システムソフトウェア領域41a、およびメモリカード領域41b、41cが設けられている。メモリカード領域41cは、通常使用時のアドレスマップ40上のブート用ROM領域40cと同じアドレスに設定されている。従って、電源投入時のスタートアドレスは、メモリカード領域41cの先頭のアドレスとなる。

【0027】なお、2ヶ所のメモリカード領域41b、41cは、どちらにアクセスしても同じプログラムを実行することができる。つまり、メモリカード17a(図2に示す)に対応するアドレスが2重に設けられている。

【0028】図4はアドレスを切り換えるための内部構成を示すブロック図である。図において、CPU11aには、アドレスバス54とデータバス53を介して、ブート用ROM12、メモリカード17a、およびRAM13が接続されている。アドレスバス54は、各メモリに対し要求アドレスを転送するバスである。データバス53は、各メモリとCPU11aとの間でデータの伝送を行うためのバスである。

【0029】デコーダ51はアドレスバス54に接続されており、CPU11aが出力しているアドレスが、どのメモリに対するアドレスなのかを解析する。これは、通常使用時のアドレスマップ40(図3に示す)に基づいて判断する。そして、目的のメモリに対して、図示されていないコントロールバスを介してチップセレクト信号を出力する。RAM13に対するチップセレクト信号CS1は、直接RAM13に入力される。一方、ブート用ROM12とメモリカードに対するチップセレクト信号CS2、CS3は、一旦切換回路52に入力される。

【0030】切換回路52にはスイッチ11bが接続されている。スイッチ11bがオフの状態のときは、ブート用ROM12に対するチップセレクト信号CS2が出力されると、チップセレクト信号CS2aがブート用ROM12へ出力される。メモリカード17aに対するチップセレクト信号CS3が出力されると、チップセレクト

信号CS3aがメモリカード17aへ出力される。

【0031】逆に、スイッチ11aがオンの状態のときは、チップセレクト信号CS2とチップセレクト信号CS3とのいずれが出力されても、チップセレクト信号CS3aがメモリカード17aへ出力される。

【0032】各メモリは、チップセレクト信号が入力された場合にのみアクセスが可能な状態となる。アクセス可能になったメモリは、アドレスバス54を介してCPU11aから転送されたアドレスを取り込む。なお、各メモリには、コントロールバスにより、データの書込指令、あるいは読み取り指令が入力されている。データ書込指令の場合には、要求されたアドレスにデータバス53を介して転送されたデータを書き込む。読み取り要求の場合には、要求されたアドレスのデータをデータバス53を介して出力する。

【0033】このような構成において、システムの電源投入時にCPU11aは、スタートアドレスの読み取り要求を出力する。図3で説明したように、スタートアドレスは、通常使用時にはブート用ROM12の先頭のアドレスである。従って、デコーダ51は、ブート用ROM12に対するアドレス要求であると判断し、チップセレクト信号CS2を出力する。

【0034】切換回路52は、チップセレクト信号CS2が入力されると、スイッチ11bがオンであるか、オフであるかを判断する。スイッチ11bがオフであれば、ブート用ROM12内のプログラムから起動すべき状態であると判断し、ブート用ROM12に対してチップセレクト信号を出力する。これにより、CPU11aは、ブート用ROM12内の通常のブートプログラムを実行することができる。スイッチ11bがオンであれば、メモリカード17a内のプログラムから起動すべき状態であると判断し、メモリカード17aに対してチップセレクト信号CS3aを出力する。これにより、CPU11aは、メモリカード17a内のプログラムを実行することができる。

【0035】このようにして、CPU11aが要求するスタートアドレスが同じであっても、スイッチ11aを切り換えることにより、実際にアクセスされるメモリを変更することができる。つまり、CPU11aから認識されるアドレスマップが切り換えられている。

【0036】図5は切換回路の例を示す回路図である。切換回路52には、スイッチの出力信号、ブート用ROMに対するチップセレクト信号CS2、およびメモリカードに対するチップセレクト信号CS3が入力されている。

【0037】スイッチの出力信号とチップセレクト信号CS2とは、AND回路52a、52bに入力される。AND回路52aに入力されるスイッチの出力信号は、信号を反転して入力される。AND回路52aの出力は、チップセレクト信号CS2aとして出力される。

【0038】AND回路52bの出力はOR回路52cに入力される。OR回路52cには、さらにチップセレクト信号CS3が入力されている。OR回路52cの出力は、チップセレクト信号CS3aとして出力される。

【0039】このような回路において、スイッチの出力信号が「0」の場合、チップセレクト信号CS2aは、チップセレクト信号CS2aとしてブート用ROMに出力され、チップセレクト信号CS3は、チップセレクト信号CS3aとしてメモ리카ードに出力される。

【0040】一方、スイッチの出力信号が「1」の場合、AND回路52aに入力されたチップセレクト信号CS2は「0」に変換されるため、チップセレクト信号CS2aは出力されない。AND回路52bに入力されたチップセレクト信号CS2は、信号「1」のままOR回路52cに入力される。OR回路52cは、チップセレクト信号CS3の値に関係なく「1」を出力する。従って、メモ리카ードに対してチップセレクト信号CS3aが出力される。チップセレクト信号CS3が入力されると、他の条件に関係なくチップセレクト信号CS3aが出力される。

【0041】このようにして、システムソフトウェアを介さずに、着脱可能なメモ리카ード内のプログラムを実行することが可能となる。従って、システムソフトウェアが正しく動作しない場合でも、メモ리카ードから診断プログラム等の各種プログラムを起動することができる。診断プログラムが、システムソフトウェアを介さずに実行できることにより、障害発生時にも必ず診断プログラムを実行することができ、常に、迅速に原因解析を行うことができる。

【0042】また、システムソフトウェアがメモ리카ードの種類を認識できるかどうかに関係なく、メモ리카ード内のプログラムを実行することができる。従って、新しい種類のメモ리카ードを装着する場合にも、従来のメモ리카ードとのソフトウェア的な互換性を考慮する必要

がない。

【0043】なお、上記の説明では、ブートプログラムとシステムソフトウェアとは、別々のプログラムであるとして説明したが、システムソフトウェアが直接ブート可能な場合もある。この場合、ブートプログラムは設けられていないため、電源投入時のスタートアドレスは、システムソフトウェアの先頭のアドレスを指定している。

【0044】

【発明の効果】以上説明したように本発明では、選択されたプログラムのメモリ領域を、スタートアドレスに対応させるようにしたため、選択された外部記憶装置内の外部プログラムを、電源投入時に直接実行できる。その結果、システムソフトウェアが正常に動作していない場合でも、外部記憶装置内の各種プログラムを実行することができる。

【図面の簡単な説明】

【図1】本発明の概略構成を示すブロック図である。

【図2】本発明を実施するための数値制御装置のハードウェアの概略構成を示すブロック図である。

【図3】アドレスマップの変更例を示す図である。

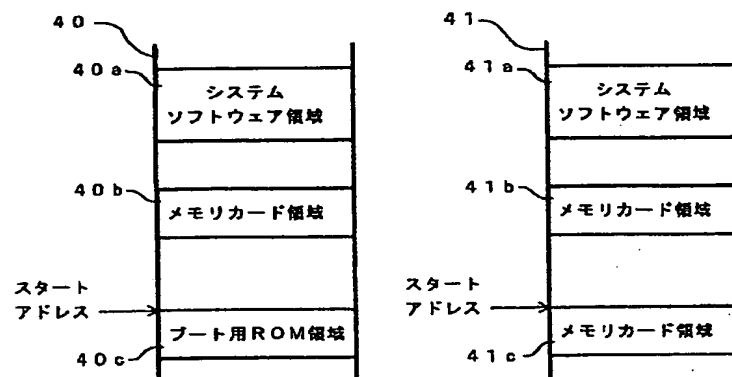
【図4】アドレスを切り換えるための内部構成を示すブロック図である。

【図5】切替回路の例を示す回路図である。

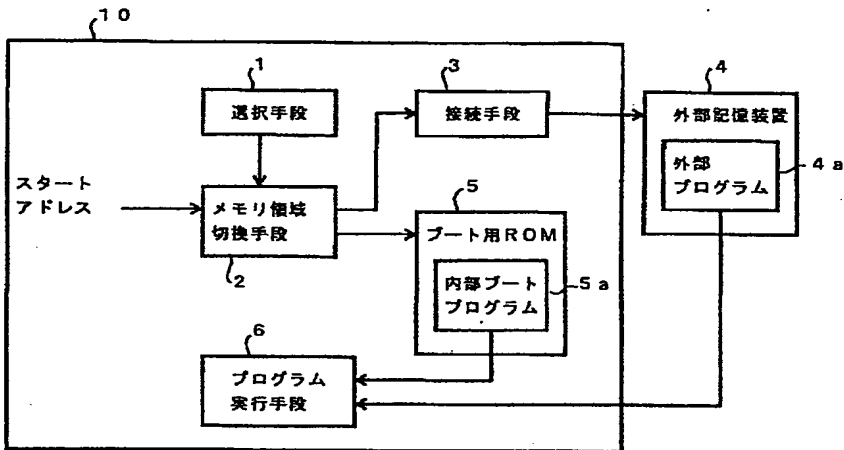
【符号の説明】

- 1 選択手段
- 2 メモリ領域切替手段
- 3 接続手段
- 4 外部記憶装置
- 4a 外部プログラム
- 5 ブート用ROM
- 5a 内部ブートプログラム
- 6 プログラム実行手段

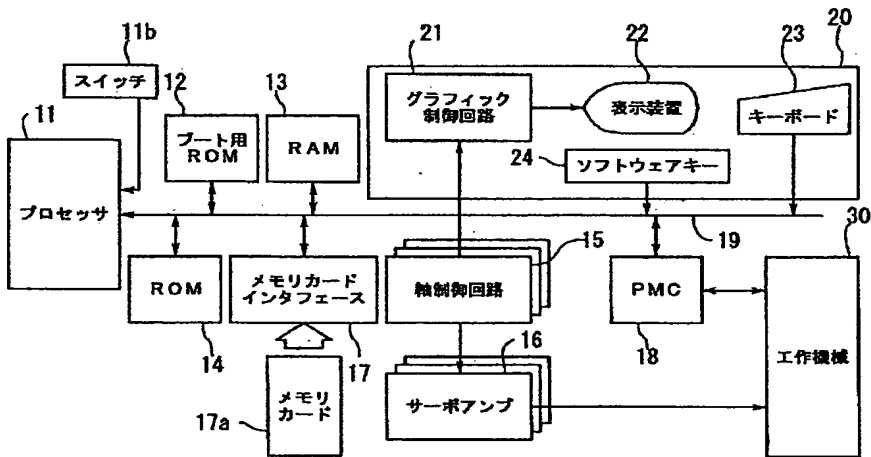
【図3】



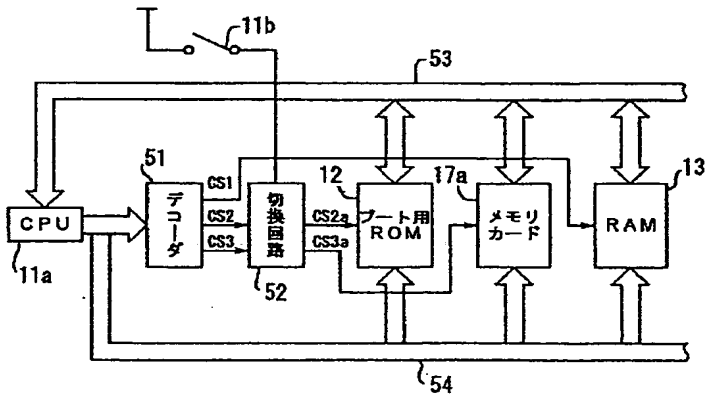
【圖 1】



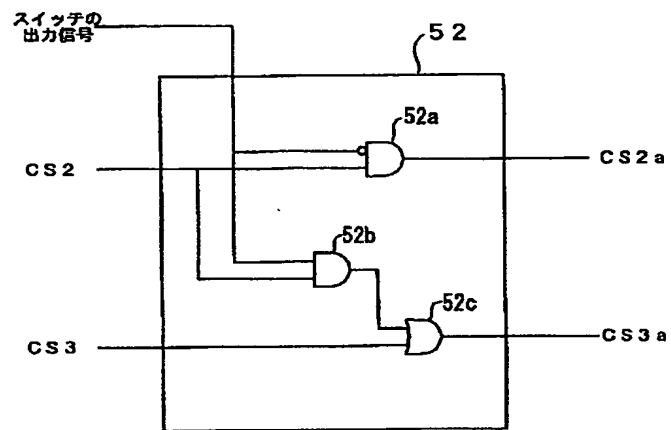
【图2】



【図4】



【図5】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.